

MPEG-4 纹理压缩的零树编码电路

许超 范欣 张益贞 石青云

(北京大学视觉与听觉信息处理国家重点实验室, 北京 100871)

摘要 提出了一种高效、简捷的 MPEG-4 纹理压缩零树编码电路. 此电路较好地解决了零树编码电路中存在的两个瓶颈问题: 父子节点的递归处理与大系数的跳过处理. 此电路充分利用 MPEG-4 零树编码符号集的特点, 消除了繁复的递归处理, 使各节点的符号标注在一次扫描中完成. 另外, 此电路利用全新的 ZTR 地址缓存器, 简捷地寻址 ZTR/VZTR 后代结点, 极大地减少了对存储空间的要求, 并简化了大系数的跳过处理. 另外, 还设计了大系数预处理电路, 通过简捷的比特或操作和比特非与操作, 保证各位平面的独立编码. 该电路在 FPGA 集成电路平台上进行了验证. 随着 MPEG-4 国际图象压缩标准的推广, 此电路作为独立的 IP 核, 可以广泛地应用于视像设备之中. 对于速度要求更高的设备, 并行结构有待设计.

关键词 计算机图象处理(520+6040) MPEG-4 零树编码 硬件电路

中图法分类号: TN919.81 **文献标识码**: A **文章编号**: 1006-8961(2003)02-0176-05

Zerotree Encoder Architecture for MPEG-4 Texture Coding

XU Chao, FAN Xin, ZHANG Yi-zhen, SHI Qing yun

(National Laboratory on Machine Perception, Peking University, Beijing 100871)

Abstract A novel hardware architecture of zerotree coding is presented for MPEG-4 texture coding. Under the architecture, two bottlenecks in zerotree coding are handled. The recursive scans of parent and children coefficients are avoided, and the skips of the significant coefficients and their descendents are fulfilled easily. The label coefficient is implemented in one scan by exploiting the features of MPEG-4 zerotree symbol alphabet. A ZTR address buffer is designed to simplify skipping processing of significant coefficients, and to fasten the search for the descendent coefficients of ZTR/VZTR nodes. A preprocessing unit of significant coefficients is also proposed with bit-or and bit-not-and logic circuits, which is essential for independent coding of individual bitplane. The architecture is tested in a platform with FPGA chips. With the application of MPEA-4, the design can be applied to various equipments as an independent IP core. A parallel structure needs to implement for applications with stricter time requirement.

Keywords Computer image processing, MPEG-4, Zerotree coding, Hardware architecture

0 引言

小波零树编码技术是图象数据压缩技术在 90 年代取得的重大进展之一. 1993 年, Shapiro 率先提出 EZW 零树编码算法^[1], 随后 Lliang, Sodagar 和 Martucci 等学者对其做了进一步的改进^[2-4]. 1998 年, MPEG-4 国际动态图象数据压缩标准采用了小

波零树编码技术作为静态纹理编码方案^[5].

小波零树编码技术的特点是,除了具有较高的数据压缩效率,还具有灵活的空间分级和质量分级性质.这种分级性质是通过灵活的量化方案而得到的,一般量化次数越多,分级性质也越强.但是相应的编码时间也随之增加.

基于 EZW 零树编码的快速算法和简捷的电路设计已经提出了很多. Shapiro 本人就提出了一种利

基金项目: 国家 863 计划资助项目(2001AA114141); 国家 973 计划资助项目(G1998030606)

收稿日期: 2002-03-07; 改回日期: 2002-07-29

用零树图和比特或操作实现快速 EZW 编码的方法^[6]。Vanhoof 等学者对小波零树编码技术做了较多的研究,并研制出了简化的 EZW 编码的集成电路 OZONE^[7]。另外,Ang 和 Hsiao 也给出了有效的 EZW 编码集成电路设计方案^[8,9]。

为了简化运算电路和减少存储资源,上述零树编码方法都采用了基于二进制位平面量化的树深度扫描方式。Vanhoof 等学者还进一步采用了逐树的零树编码和主从过程混合编码等措施来减少编码时间和存储器空间,以及访问存储器的次数。Ang 等学者采用输出一个附加比特来简化运算电路。Hsiao 等学者较严格执行了 EZW 编码的流程,但电路结构相对复杂。

影响 EZW 零树编码电路的瓶颈问题大致有两个,一是小波树中父、子结点的递归关联处理,即,一个结点的编码不仅依赖于其同组结点和后代结点的性质,还依赖于其父结点的性质,因而需要反复扫描和判断,这就增加了编码时间;二是大系数在后续的低量化阈值编码时的跳过处理,即,一个结点在高位平面成为大系数后,在后续的低位平面编码时需跳过,不予编码,这使编码码流不再规则,电路消耗加大。

MPEG-4 采用改进的零树编码算法,使用了与 EZW 编码算法不同的新零树符号集。新的零树符号集除了具有改善压缩性能的优点外,还具有去除小波树中父、子结点递归关联性的优点,即,使得一个结点的编码仅仅依赖于其同组结点和后代结点的性质,从而简化了处理,缩短了时间。

最近,Chang 等学者给出了 MPEG-4 零树编码电路的结构设计^[10],但是,没有利用 MPEG-4 零树编码符号集可去除小波树中父、子结点的递归关联处理这一优点,仍然遵循着递归处理的设计方案,电路结构不够简捷。

本文给出一种新的 MPEG-4 零树编码电路的结构设计,其充分利用 MPEG-4 零树编码符号集的优点,一次扫描小波树就可以完成零树符号标注。另外,通过设计全新的 ZTR 地址缓存器,使大系数的跳过处理相对简单,并较大地节省了存储资源。文中还对重要的预处理电路做了较详细的介绍。

1 MPEG-4 零树编码算法

MPEG-4 的零树编码算法,仍是先通过 Mallat

金字塔形小波变换,获得图象多分辨率分布,再利用高频子带之间存在的自相似性构成的小波树,对小波变换系数进行有效编码。图 1 为 Mallat 金字塔形 3 层小波变换子带分布示意图。

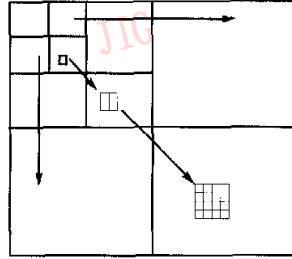


图 1 小波变换与小波树示意图

图 1 中用线连起来的小波系数表示小波树。其中高层子带的系数称为父结点,相同方向的低层子带相应位置的系数叫做后代结点;同一方向上的所有前辈结点和后代结点组成一棵小波树。一幅图象中的所有高频子带的小波系数可以被组织成一棵棵独立的小波树。零树编码在小波树内进行,既充分利用了自相似性,又由于小波树位置、结构固定,不需另外说明,因而获得了较高的压缩效率。

EZW 编码将最高层的低频子带也组织到小波树中,一起进行零树编码。由于低频子带能量集中,小波系数多以大系数形式出现,因此影响了编码效率。MPEG-4 零树编码仅对高频子带组成的小波树编码,低频子带则采用预测编码。

零树编码首先需要进行量化,如果取逐次量化的阈值按 2 的指数形式递减,即等价于将小波系数的绝对值按照由高至低逐比特位量化,称为位平面量化。这种量化不需要做阈值比较,小波系数在某一位平面的比特值出现 1,则成为大系数,否则仍为小系数。

每次量化后的零树编码过程分为主控和从属两个过程,主控过程完成当前位平面中各个结点的判别和标注;从属过程实现大系数的细化。

在零树编码算法中,通常当某一位平面的所有小波树的主控过程完成后,才执行从属过程。这就要求对每一个位平面的编码扫描整幅图象两次。为减少扫描时间和降低读写帧存储器的功耗,大多数的编码电路设计都采用了以小波树为单位。主控过程完成后,马上执行从属过程。这种改变并不影响编码的压缩效率,同时将整幅图象的扫描从两次降到一次,大大节省了时间和功耗。

EZW 编码使用正大系数 POS、负大系数 NEG、零树根 ZTR、孤独零 IZ 等 4 个符号标注各个结点,零树根 ZTR 表示此小波系数和它的所有后代结点全是小系数,孤独零 IZ 表示此小波系数是小系数,但它的后代结点中存在大系数。

为了提高压缩效率,当一个小波系数成为大系数后,就不再在后面的主控过程中分配符号,且作为小系数看待,即,大系数的跳过处理。

MPEG-4 的零树编码使用了两个新的符号:带值零树根 VZTR 和大系数 VAL. VZTR 表示此小波系数虽然是大系数,但它的所有后代结点全是小系数,VAL 表示其余的大系数,这两个新符号与 ZTR、IZ 组成新的标注符号集。容易看出,VZTR 增加了对零树根的描述;但相应减少了大系数的正负表示。

可以看出,使用 ZTR/VZTR 使任一结点的判别和标注不再依赖其祖先结点,因而可以避免递归处理,使单向处理得以实现。例如,当 4 个子结点均为零树根 ZTR 时,它们不需编码,因为其父结点必是 ZTR 或 VZTR。而在 EZW 编码中,其父结点可能为 POS 或 NEG,这 4 个子结点仍要编码为 ZTR。

因此,EZW 编码电路结构中,常用的是变形的逆向 MPEG-4 树深度扫描,如图 2(a)所示,从低层到高层每扫描一组 4 个子结点后,还需要扫描其父结点,而本文采用的是未变形的逆向 MPEG-4 树深度扫描方式,如图 2(b)所示,是从低层到高层,逐组、逐层扫描。

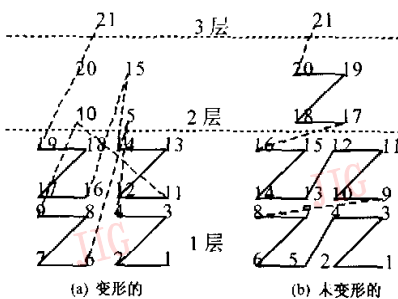


图 2 两种逆向 MPEG-4 树深度扫描方式示意图

扫描、编码之后,由于大系数的跳过处理,需要有选择地输出标注符号。如果是前面位平面成为的大系数,不输出其符号。

在从属过程中,对于前面位平面成为的大系数,输出其在当前位平面的比特值;而对于当前位平面的大系数,输出其正负号。

2 MPEG-4 零树编码电路

选用的 4 个标注符号的二进制表示是:孤独零 IZ(00)、大系数 VAL(01)、零树根 ZTR(10)、带值零树根 VZTR(11)。这种表示的实质是,以低比特表示(是(1)否(0))大系数,高比特表示(是(1)否(0))零树根。

选择这种表示,可以使一个结点标注符号的高比特值由其 4 个子结点直接决定,再加上此结点在此位平面的比特值,就形成了此结点的标注符号。例如,如果子结点都是 ZTR,其高比特必是 1,那么此结点必然是 ZTR 或 VZTR。因此,可以去递归处理,经一次扫描确定结点的标注符号。

本文的零树编码电路按照工作流程分为零树编码和输出控制两部分,如图 3 所示。零树编码部分执行逆向树深度扫描,从帧存中读出数据,并进行判断和标注,将相应结果存入输出缓存器。当一棵小波树扫描完成后,输出控制部分执行正向的树深度扫描,从输出缓存器中读出数据,选择、输出标注符号和大系数在当前位平面的比特值或者大系数的正负号。

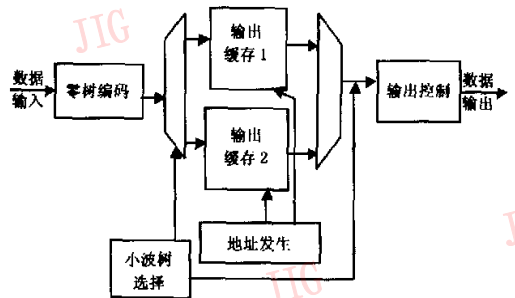


图 3 零树编码电路框图

图 3 电路中使用了两个输出缓存器,当一个写入当前小波树的编码符号和有关大系数数值时,另一个读出前一小波树的相应数值,以提高工作效率。

2.1 零树编码

零树编码部分包括预处理电路和符号发生电路,由帧存读出的小波系数首先输入到预处理电路,产生 4 比特的数据输出,分别表示小波系数的正负号、当前位平面的比特值、大系数标志和大系数清 0 值;然后这 4 比特再输入到符号发生电路,编码生成两比特的标注符号,同时选择小波系数的正负号或者当前位平面的比特值,再加上大系数标志,4 比特一组,4 个结点的 4 组 16 比特,一起送入输出缓存

器的某一地址。

对于 4 层小波变换, 输出缓存器的地址计数器从 0 计数到 20, 最后的小波树树根系数的标注符号直接输出, 其 1 比特的大系数数值另行简单存放。

预处理电路的结构如图 4 左部所示, 它主要执行两个操作。一是比特非与操作, 只要小波系数在某一高位平面出现一个 1, 即成为过大系数, 则将所有低位平面置为 0, 否则保持不变。此操作后的当前位平面的比特值称之为大系数清 0 值; 二是比特或非操作, 只要小波系数在某一高位平面出现一个 1, 则将所有低位平面置为 1, 否则保持不变。此操作后的上一位平面的比特值作为大系数标志。这里的大系数特指在前位平面成为的大系数。

符号发生器的电路结构如图 4 右部所示, 顺序输入的一组 4 个结点的大系数清 0 值通过 D 触发器同步后, 进行比特或非操作, 其输出值再与 ZTR 标识寄存器中对应的 4 个结点的高比特值进行比特与操作, 产生一个 1 或 0 输出到 ZTR 标识寄存器, 作为其父结点的高比特值。

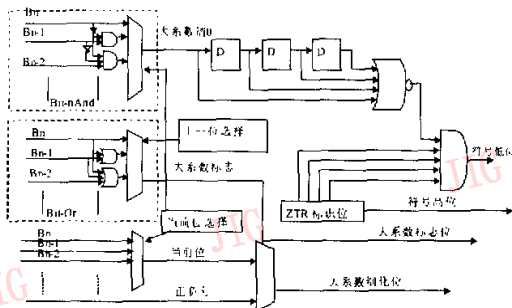


图 4 零树编码部分电路原理图

对于最低层的结点, ZTR 标识寄存器中没有对应值, 直接取比特或非操作的结果输出到 ZTR 标识寄存器。其标注符号的高比特补 0。其余层的大系数清 0 值与 ZTR 标识寄存器中对应的比特值一组, 作为标注符号输出。

小波系数的正负号或当前位平面的比特值的选择, 以输入的大系数标志位作为 2 选 1 控制信号, 大系数时选择当前位平面的比特值, 否则选择正负号。

采用 16 比特/地址的目的是便于 ZTR/VZTR 的后代结点的定位和读写, 减少大系数的跳过处理对编码的影响, 提高输出缓存器的读出速度。

2.2 输出控制

输出控制的规则是: 每个标注符号的输出依赖

于其祖先的符号性质和其大系数标志。当且仅当其祖先不是 ZTR/VZTR, 而且大系数标志位是 0 时, 输出标注符号。另外, 如果其祖先不是 ZTR/VZTR, 但其大系数标志位是 1, 虽然不输出此标注符号, 但是当此标注符号是 ZTR 时, 在其子结点位置补偿输出 4 个 ZTR。

输出控制器的电路结构如图 5 所示, 输出控制分为两级。在输出端由大系数标志位控制标注符号的输出是否有效。由于树根系数编码后马上输出, 与其后代分为两路, 所以将两路的大系数标志位进行非或操作, 共同控制输出。另外一级控制是根据输出的 ZTR/VZTR 地址, 控制其后代结点的数据不再输出。

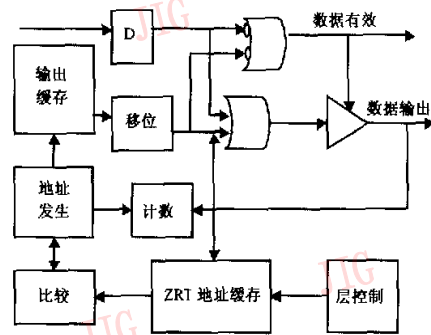


图 5 输出控制部分电路原理图

当输出 ZTR/VZTR 时, 将此结点地址的低 2 比特和计数器数值写入 ZTR 地址缓存器。在随后的输出缓存器数据读出前, 将地址与 ZTR 地址缓存器的数据比较, 判断是否应该读出此地址的数据。

小波树结点的地址分布, 从第 3 层到第 1 层分别占据 1、4、16 个地址空间, 由于每个地址存放 4 个结点数据, 因此使用一个 2 比特计数器, 同地址计数器一起作逆向计数, 记录结点位置。

我们发现, 对于子结点的地址, 只需将其父结点地址的低 2 比特左移 2 位, 右边补上计数器数值, 即对应 4 个子结点地址的低 4 比特; 对于其孙结点, 因为占据 4 个地址空间, 父结点地址的低 2 比特, 即对应其 16 个孙结点的地址的第 4、3 比特。

标注符号的输出完成后, 地址计数器再次从 20 开始下降, 输出大系数的正负号或者其当前位平面的比特值, 只需将标注符号低比特和大系数标志位进行或非操作, 结果为 1, 就输出小波系数的正负号或者其当前位平面的比特值。

3 结论

对 MPEG-4 静态图象纹理压缩的零树编码算法进行了讨论,提出了一种新的 MPEG-4 零树编码电路。

与已有的零树编码电路相比,本文对算法未做简化,并充分利用了 MPEG-4 零树编码的新符号集的优点,选择适当的二进制数值,避免了零树编码时的递归处理,使各结点的标注在一次扫描内完成。而已有的电路至少需要扫描两次。

另外,使 4 个结点一组集中存储,并建立 ZTR 地址缓存器,而不是使用大系数地址缓存器,可以不必存储最低层的结点地址,较大地节省了存储资源。例如,一棵变换 m 层的小波树的第 i 层的结点数是 $(4^{m-i} - 1)$,对于 4 层的小波树,最低层的结点数是 64,为第 2、3 层结点数之和(20)的 3 倍多。

由于各个位平面、小波树的编码是独立的,因此,对大系数的预处理必不可少,但是,至今未见有较详细的探讨。本文给出了一个简捷、同步的预处理电路。

该电路在 Flex 可编程集成电路平台上进行了验证。工作时钟在 54MHz 时,可以实时编码 CIF 格式的电视图象。电路资源消耗约 520 逻辑单元和 1 000 比特存储单元。

电路设计对于许多理论、算法的产品化起着关键性的作用,在我国,电路设计研究相对薄弱。没有自主的电路设计,就没有自主知识产权的集成电路产品。我们的工作得到了国家的大力支持,希望能为我国集成电路工业的兴起作出贡献。

参考文献

- Shapiro J M. Embedded image coding using zerotrees of wavelet coefficients[J]. IEEE Trans. Signal Processing, 1993, 41(12): 3445~3462.
- Liang J. The predictive embedded zerotree wavelet (PEZW) coder: Low complexity image coding with versatile functionality [A/OL]. <http://icceexplore. icce. org/ie14/6110/16364/00758246.pdf>, IEEE ICASSP, 1999, 1413~1416.
- Sodagar I et al. Scalable wavelet coding for synthetic/natural hybrid images[J]. IEEE Trans. Circuits Syst. Video Technol., 1999, 9(2): 214~254.
- Martucci S A et al. A zerotree wavelet video coder[J]. IEEE Trans. Circuits Syst. Video Technol., 1997, 7(1): 109~118.
- Coding of moving pictures and audio[J]. ISO/IEC JTC1/SC29/WG11, 2000, VM16.0: 97-105.
- Shapiro J M. A fast technique for identifying zerotrees in the EZW algorithm [EB/OL]. <http://icceexplore. icce. org/ie13/3856/11286/00543936.pdf>, IEEE ICASSP, 1996, 1455~1458.
- Vanhoof B et al. A scalable architecture for MPEG-4 wavelet quantization[J]. Journal of VLSI Signal Processing, 1999, 23: 93~107.
- Ang L M et al. VLSI architecture for very high resolution scalable video coding using the virtual zerotree [EB/OL]. <http://icceexplore. icce. org/ie15/6605/17735/00818116.pdf>, IEEE SiPS, 1999, 131~140.
- Hsiao S F et al. VLSI design of an efficient embedded zerotree wavelet coder with function of digital watermarking[J]. IEEE Trans. Consumer Electronics, 2000, 46(3): 628~636.
- Chang H C et al. Hardware-efficient architecture design of tree depth scanning and multiple quantization scheme for MPEG-4 still texture coding [EB/OL]. <http://icceexplore. icce. org/ie15/7344/19923/00921040.pdf>, IEEE ISCAS, 2001, 2: 193~196.



许超 1964年生,博上,北京大学信息科学中心、视觉与听觉信息处理国家重点实验室副教授,承担国家 863、973 等多项课题,研究方向为图象处理、电路设计,发表学术论文 20 余篇,发明专利 3 项。



范欣 1977年生,北京大学信息科学中心、视觉与听觉信息处理国家重点实验室硕士生,研究方向为图象处理、电路设计。



张益贞 1979年生,北京大学信息科学中心、视觉与听觉信息处理国家重点实验室硕士生,研究方向为图象处理、电路设计。

石青云 1936年~2002年,北京大学信息科学中心、视觉与听觉信息处理国家重点实验室教授,中国科学院院士,研究方向为模式识别与图象处理。